

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:

**Woon-Yong PARK**

Application No. **To Be Accorded**

Filed: **August 11, 2000**

For: **THIN FILM TRANSISTOR ARRAY  
SUBSTRATE FOR A LIQUID  
CRYSTAL DISPLAY HAVING REPAIR  
LINES**

Art Unit: TBD

Examiner: TBA

Atty. Docket: **06192.0148.NPUS00**



**Claim For Priority Under 35 U.S.C. § 119 In Utility Application**

Assistant Commissioner for Patents  
Washington, D.C. 20231

Sir:

Priority under 35 U.S.C. § 119 is hereby claimed to the following priority document(s), filed in a foreign country within twelve (12) months prior to the filing of the above-referenced United States utility patent application:

Country	Priority Document Application No.	Filing Date
Republic of Korea	99-33092	August 12, 1999

A certified copy of each listed priority document is submitted herewith. Prompt acknowledgment of this claim and submission is respectfully requested.

Respectfully submitted,

  
Michael J. Bell  
Registration No. 39,604

Date: 8/11/00

**HOWREY SIMON ARNOLD & WHITE, LLP**  
Box No. 34  
1299 Pennsylvania Avenue, NW  
Washington, DC 20004-2402  
(202) 783-0800

대한민국 특허청  
KOREAN INDUSTRIAL  
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Industrial  
Property Office.

출원 번호 : 1999년 특허출원 제33092호  
Application Number

출원 년 월 일 : 1999년 8월 12일  
Date of Application

출원인 : 삼성전자 주식회사  
Applicant(s)

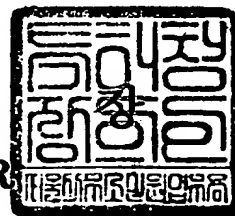
1999 년 12 월 11 일

특

허

청

COMMISSIONER



【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	1999.08.12
【발명의 명칭】	수리선을 가지는 액정 표시 장치용 박막 트랜지스터 기판
【발명의 영문명칭】	THIN FILM TRANSISTOR ARRAY PANEL FOR LIQUID CRYSTAL DISPLA Y HAVING REPAIR LINES
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	김원호
【대리인코드】	9-1998-000023-8
【포괄위임등록번호】	1999-015960-3
【대리인】	
【성명】	김원근
【대리인코드】	9-1998-000127-1
【포괄위임등록번호】	1999-015961-1
【발명자】	
【성명의 국문표기】	박운용
【성명의 영문표기】	PARK, Woon Yong
【주민등록번호】	621217-1031311
【우편번호】	442-371
【주소】	경기도 수원시 팔달구 매탄1동 주공5단지아파트 521동 1107호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정 에 의한 출원심사를 청구합니다. 대리인 김원호 (인) 대리인 김원근 (인)
【수수료】	
【기본출원료】	17      면                      29,000    원
【가산출원료】	0      면                      0      원

【우선권주장료】	0	건	0	원
【심사청구료】	10	항	429,000	원
【합계】	458,000			원
【첨부서류】	1. 요약서·명세서(도면)_1통			

**【요약서】****【요약】**

표시 영역과 그 주변 영역으로 구획되는 절연 기판 위에 일정 개수를 한 단위로 하는 다수의 블록으로 구획되는 신호선을 형성하고, 1개 블록 이상의 신호선과 교차하고 있는 상부 제1 수리선을 표시 영역의 상측 주변 영역에 형성하며, 신호선 전체와 교차하고 있는 상부 제2 수리선을 상측 주변 영역에 형성한다. 상부 제1 수리선과 교차하고 있는 신호선과 교차하며 상부 제1 수리선과 연결되어 있는 하부 제1 수리선을 표시 영역의 하측 주변 영역에 형성하고, 신호선 전체와 교차하는 하부 제2 수리선을 하측 주변 영역에 형성하고, 상부 제1 및 제2 수리선과 교차하고 있는 상부 연결부와 하부 제1 및 제2 수리선과 교차하고 있는 하부 연결부를 형성한다. 이렇게 하면, 단선이 특정 지역에만 집중되어 발생하더라도 사용되지 않는 이웃의 수리선과 수리선 연결선을 이용하여 모두 수리할 수 있으므로, 수리선 및 수리선 연결선을 능률적으로 사용할 수 있다.

**【대표도】**

도 1

**【색인어】**

액정표시장치, 박막트랜지스터기판, 수리선, 데이터선, PCB, TCP

**【명세서】****【발명의 명칭】**

수리선을 가지는 액정 표시 장치용 박막 트랜지스터 기판{THIN FILM TRANSISTOR ARRAY PANEL FOR LIQUID CRYSTAL DISPLAY HAVING REPAIR LINES}

**【도면의 간단한 설명】**

도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 배치도이고,

도 2는 도 1의 박막 트랜지스터 기판에 있어서 데이터선 단선을 수리하는 방법을 설명하기 위한 도면이고,

도 3은 본 발명의 제2 실시예에 따른 박막 트랜지스터 기판의 배치도이고,

도 4는 도 2의 박막 트랜지스터 기판에 있어서 데이터선 단선을 수리하는 방법을 설명하기 위한 도면이다.

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<5> 본 발명은 액정 표시 장치용 박막 트랜지스터 기판에 관한 것으로서, 특히 액정 표시 장치용 박막 트랜지스터 기판의 수리선에 관한 것이다.

<6> 액정 표시 장치는 일반적으로 공통 전극과 컬러 필터(color filter) 등이 형성되어 있는 상부 기판과 박막 트랜지스터와 화소 전극 등이 형성되어 있는 하부 기판 사이에 액정 물질을 주입해 놓고 화소 전극과 공통 전극에 서로 다른 전위를 인가함으로써 전계를 형성하여

액정 분자들의 배열을 변경시키고, 이를 통해 빛의 투과율을 조절함으로써 화상을 표현하는 장치이다.

<7> 액정 표시 장치 중에서도 현재 주로 사용되는 것은 두 기판에 공통 전극과 화소 전극이 각각 형성되어 있고, 화소 전극이 형성되어 있는 기판에 화소 전극에 인가되는 전압을 스위칭하는 박막 트랜지스터가 형성되어 있는 형태의 것이다.

<8> 한편, 박막 트랜지스터가 형성되어 있는 기판에는 박막 트랜지스터에 주사 신호를 공급하는 게이트선과 박막 트랜지스터에 화상 신호를 공급하는 데이터선이 형성되어 있다. 그런데 박막 트랜지스터 기판의 제조 과정에서 게이트선 또는 데이터선이 단선되는 경우가 발생할 수 있다. 이러한 경우에 대비하여 수리선을 형성해 두는 것이 보통이다.

<9> 종래의 수리선의 형태는 다음과 같다.

<10> 1개 또는 2개의 수리선을 수리의 대상이 되는 선(게이트선 또는 데이터선)의 양 끝부분과 각각 교차하도록 형성하고 이들을 TCP(tape carrier package)와 PCB(printed circuit board)에 형성된 배선을 통하여 서로 연결한다.

<11> 이러한 수리선을 가지는 박막 트랜지스터 기판에 있어서 단선(예를 들어 데이터선의 단선)이 발생하면, 단선된 데이터선과 수리선이 교차하는 부분에 레이저를 조사하여 단선된 데이터선의 양편과 수리선을 단락시킴으로써 화상 신호가 수리선을 통하여 데이터선의 단선되어 분리된 나머지 부분에도 전달될 수 있도록 한다.

<12> 그런데 게이트선 또는 데이터선 전체를 하나 또는 두개의 수리선과 교차시켜 두는 것만으로는 최대 4개의 단선을 수리할 수 있을 뿐이다.

<13> 이에, 더 많은 수의 단선을 수리할 수 있도록 하기 위하여 마련된 방법이 하나의 구동

IC(integrated circuit)와 연결되는 선들을 하나의 블록으로 묶고 각 블록 별로 별도의 수리선을 형성해 두는 것이다.

<14> 그런데 이러한 방법에는 다음과 같은 문제점이 있다.

<15> 먼저, 일반적으로 사용되는 TCP의 경우에는 수리선에 대응하는 수만큼의 패드(pad)를 구성하기 어렵고, 패드의 숫자가 늘어날 경우에는 아래쪽 수리선과의 연결을 위하여 게이트 구동 IC를 위한 TCP 길이가 길어져야 한다. 따라서 특별한 TCP를 제작하여야 사용해야 하는데 이 때문에 제작비가 증가하게 된다. 또한, 구동 IC의 숫자만큼 또는 그 2배의 숫자만큼 수리선 연결선을 PCB에 형성해야 하므로 PCB의 면적이 증가하게 되고, 결국 액정 표시 장치의 크기가 증가하게 된다.

#### 【발명이 이루고자 하는 기술적 과제】

<16> 본 발명이 이루고자 하는 기술적 과제는 액정 표시 장치의 제조 비용을 절감하는 것이다.

<17> 본 발명이 이루고자 하는 다른 과제는 액정 표시 장치의 크기를 감소시키는 것이다.

#### 【발명의 구성 및 작용】

<18> 이러한 과제를 해결하기 위하여 본 발명에서는 수리 대상 신호선의 일부와만 교차하는 제1 수리선과 신호선 전체와 교차하는 제2 수리선을 형성하고 제1 수리선과 제2 수리선과 교차하는 연결부를 형성한다.

<19> 구체적으로는, 표시 영역과 그 주변 영역으로 구획되는 절연 기판 위에 일정 개수를 한 단위로 하는 다수의 블록으로 구획되는 신호선을 형성하고, 1개 블록 이상의 신호선과 교차하고 있는 상부 제1 수리선을 표시 영역의 상측 주변 영역에 형성하며, 신호선 전체와 교차하



고 있는 상부 제2 수리선을 상측 주변 영역에 형성한다. 상부 제1 수리선과 교차하고 있는 신호선과 교차하며 상부 제1 수리선과 연결되어 있는 하부 제1 수리선을 표시 영역의 하측 주변 영역에 형성하고, 신호선 전체와 교차하는 하부 제2 수리선을 하측 주변 영역에 형성하고, 상부 제1 및 제2 수리선과 교차하고 있는 상부 연결부와 하부 제1 및 제2 수리선과 교차하고 있는 하부 연결부를 형성한다.

<20> 이 때, 상부와 하부의 제1 수리선은 TCP의 제1 더미 패드와 PCB에 형성되어 있는 제1 수리선 연결선을 통하여 서로 연결될 수 있고, 상부와 하부의 제1 수리선을 연결하는 TCP의 제2 더미 패드와 PCB의 제2 수리선 연결선을 더 포함할 수 있다.

<21> 또한 상측 주변 영역에 형성되어 있고 상부 연결선과 교차하고 있으며 신호선 전체와 교차하고 있는 상부 제3 수리선 및 하측 주변 영역에 형성되어 있고 하부 연결선과 교차하고 있으며 신호선 전체와 교차하고 있는 하부 제3 수리선을 더 포함할 수도 있다.

<22> 여기서, 신호선의 블록은 하나의 구동 IC와 연결되는 신호선들을 단위로 하여 구획될 수 있으며, 상부 및 하부 제1 수리선은 2블록의 신호선과 교차할 수 있고, 신호선은 데이터선일 수 있다.

<23> 그러면 도면을 참고로 하여 본 발명의 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 구조에 대하여 설명한다.

<24> 도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 배치도이다.

<25> 절연 기판(10) 위에 세로 방향으로 데이터선(12)이 형성되어 있고, 도면에 표시하지는 않았으나 가로 방향으로 게이트선이 형성되어 있다. 데이터선(12)과 게이트선이 교차하

는 영역이 실제로 화상을 표시하는 표시 영역(11)이다.

- <26>       기판(10)의 상부와 우측 부에는 각각 데이터선(12) 및 게이트선과 연결되는 구동 IC(20, 30)가 부착되어 있다. 이들 구동 IC(20, 30)는 TCP를 이용하여 기판(10)에 부착되어 있고, 구동 IC(20, 30)에는 좌우에 더미 핀(dummy pin)(21, 22, 31, 32)이 형성되어 있다.
- <27>       기판(10)의 표시 영역(11)의 상하 측 주변부에는 각각 3종류의 수리선이 데이터선(12)과 절연되어 교차하도록 형성되어 있다.
- <28>       이 중 제1 수리선(41, 42)은 상하 부에 각각 3개씩 형성되어 있고, 각 제1 수리선(41, 42)은 두 개의 데이터 구동 IC(20)에 연결되어 있는 데이터선(12)과만 교차하고 있고, 상부의 수리선(41)과 하부의 수리선(42)이 쌍을 이루어 동일한 데이터선(12)과 교차하고 있다. 이 때, 상하 부의 제1 수리선(41, 42)의 수는 이해의 편의를 위하여 3개로 한 것일 뿐이고 구동 IC의 숫자에 따라 더 많이 또는 적게 형성할 수 있다. 또한 하나의 제1 수리선(41, 42)이 교차하는 데이터선(12)도 반드시 두 개의 데이터 구동 IC(20)에 연결되어 있는 데이터선(12)만이어야 하는 것은 아니고, 필요에 따라 더 적거나 많을 수도 있다.
- <29>       제2 수리선(43, 45)과 제3 수리선(44, 46)은 상하 부에 각각 1개씩 형성되어 있고, 데이터선(12) 전체와 교차하고 있다.
- <30>       또, 기판(10) 위에는 상부의 제1 내지 제3 수리선(41, 43, 44) 및 하부의 제1 내지 제3 수리선(42, 45, 46)과 각각 교차하는 연결편(47)이 형성되어 있다. 연결편(47)은 각 제1 수리선(41, 42)에 대응하여 1개씩 형성되어 있으나 필요에 따라 더 많은 수로 형성할 수도 있다. 예를 들어, 구동 IC(20)에 대응하여 1개씩 형성될 수도 있다.

- <31> 상부와 하부의 쌍을 이루는 제1 수리선(41, 42)은 PCB에 형성되어 있는 수리선 연결선(50)을 통하여 서로 연결되어 있다. 제1 수리선(41, 42)은 구동 IC(20, 30)의 더미 핀(21, 22, 32)과 TCP에 형성되어 있는 더미 패드를 통하여 인출되어 PCB에 형성되어 있는 수리선 연결선(50)과 연결된다.
- <32> 이 때, 상부의 제1 수리선(41)은 자신과 교차하는 데이터선(12)과 연결된 구동 IC(20)의 모든 더미 핀(21, 22)과 연결되어 있고, 이들 더미 핀(21, 22)은 하나로 합쳐져서 수리선 연결선(50)과 연결되어 있다.
- <33> 수리선을 이렇게 형성하면, 상하 부의 수리선을 연결하기 위한 수리선 연결선의 수가 대폭 감소하게 되므로 PCB의 면적을 감소시킬 수 있고, 수리선을 인출하기 위하여 필요한 더미 패드의 수도 감소하게 되므로 일반적으로 사용되는 TCP를 사용할 수 있다.
- <34> 도시하지는 않았으나, 수리선 연결선(50)에는 신호 증폭 회로를 삽입 연결하여 수리선 연결선(50)을 따라 전달되는 화상 신호를 증폭하여 신호 감쇄를 보완할 수도 있다.
- <35> 그러면, 도면을 참고로 하여 이상과 같은 박막 트랜지스터 기판에 있어서 데이터선(12)의 단선 불량을 수리하는 방법을 설명한다.
- <36> 도 2는 도 1의 박막 트랜지스터 기판에 있어서 데이터선 단선을 수리하는 방법을 설명하기 위한 도면이다.
- <37> 도 2는 하나의 구동 IC(20)에 연결되어 있는 데이터선(12) 2개가 단선(A부분과 a부분)되어 있는 경우이다.
- <38> 먼저 A에서 단선되어 있는 데이터선(12)과 상부와 하부의 제1 수리선(41, 42)이 교차하는 부분(B, C)에 레이저를 조사하여 서로 단락시킨다. 이렇게 하면, 구동 IC(20)에서

출발한 화상 신호가 B점에서 상부 제1 수리선(41)으로 전달되고, TCP의 더미 패드와 더미 핀(21)을 통하여 PCB에 형성되어 있는 수리선 연결선(50)에 전달되고, 다시 하부 제1 수리선에 전달되어 C점을 통해 데이터선(12)의 단선된 부분(A) 하부에도 전달된다.

<39> 다음, a에서 단선되어 있는 데이터선(12)과 상부와 하부의 제3 수리선(44, 46)이 교차하는 부분(b, e), 단선된 데이터선(12)과 교차하지 않는 제1 수리선(41, 42)과 연결부(47)가 교차하는 부분(d, g) 및 당해 연결부(47)와 제3 수리선(44, 46)이 교차하는 부분(c, f)에 레이저를 조사하여 교차하고 있는 각 선들을 단락시킨다. 이렇게 하면, 데이터 구동 IC(20)에서 출발한 화상 신호가 b, c, d점을 통하여 이웃하는 상부 제1 수리선(41)에 전달되고, PCB의 수리선 연결선(50)을 통하여 이웃하는 하부 제1 수리선(42)에 전달되며, 다시 g, f, e점을 통하여 데이터선(12)의 단선부(a) 하부에 전달된다. 이 때, 제3 수리선(44, 46)과 연결부(47)를 통하여 연결되는 제1 수리선(41, 42)은 그 자신과 교차하고 있는 데이터선 중에 단선된 것이 없는 것으로 선택한다.

<40> 이상과 같이, 데이터선(12)의 단선이 특정 지역에만 집중되어 발생하더라도 사용되지 않는 이웃의 수리선과 수리선 연결선을 이용하여 모두 수리할 수 있으므로, 수리선 및 수리선 연결선을 능률적으로 사용할 수 있다.

<41> 본 발명의 제2 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판에 대하여 도면을 참고로 하여 설명한다.

<42> 도 3은 본 발명의 제2 실시예에 따른 박막 트랜지스터 기판의 배치도이다.

<43> 본 발명의 제2 실시예에 따른 박막 트랜지스터 기판도 제1 실시예에서와 거의 유사하다. 다만, 상하 부의 제1 수리선(41, 42)을 연결하는 수리선 연결선(51, 52)이 두 개라는

점이 다르다. 제1 및 제2 수리선 연결선(51, 52)은 각각 제1 수리선(41, 42)의 우측과 좌측 끝에 연결되어 있다.

<44> 이러한 박막 트랜지스터 기판에 있어서 데이터선(12)의 단선을 수리하는 방법을 도 4를 참고로 하여 설명한다.

<45> 도 4에서는 A, a 및  $\alpha$ 의 세 곳이 단선되어 있다. 우선, A와 a의 단선부를 수리하는 방법은 앞서의 제1 실시예에서와 마찬가지로  $\alpha$ 의 수리도 A의 수리와 일단은 마찬가지로 상하 부의 제1 수리선(41, 42)과 단선된 데이터선(12)이 교차하는 부분을 단락시킨다. 다음, 제1 수리선(41, 42)의 단락된 부분( $\beta$ 와 B,  $\gamma$ 와 C) 사이의 부분(X표 부분)을 레이저 등을 사용하여 절단한다. 이렇게 하면, 단선된 3개의 데이터선(12)이 각각 점선으로 표시된 경로를 통하여 연결됨으로써 수리된다.

<46> 이상에서는 데이터선(12)의 수리에 대하여만 설명하였으나 완전히 동일한 방법을 통하여 게이트선도 수리할 수 있다.

#### 【발명의 효과】

<47> 이상과 같이 수리선을 형성하면, 단선이 특정 지역에만 집중되어 발생하더라도 사용되지 않는 이웃의 수리선과 수리선 연결선을 이용하여 모두 수리할 수 있으므로, 수리선 및 수리선 연결선을 능률적으로 사용할 수 있다. 따라서, 상하 부의 수리선을 연결하기 위한 수리선 연결선의 수가 대폭 감소시킬 수 있어서 PCB의 면적을 감소시킬 수 있고, 수리선을 인출하기 위하여 필요한 더미 패드의 수도 감소하게 되므로 일반적으로 사용되는 TCP를 사용할 수 있다.

**【특허청구범위】****【청구항 1】**

표시 영역과 그 주변 영역으로 구획되는 절연 기판,  
상기 기판 위에 형성되어 있으며 일정 수를 한 단위로 하여 다수의 블록으로 구획되는  
신호선,  
1개 블록 이상의 상기 신호선과 교차하고 있으며 상기 표시 영역의 상측 주변 영역에  
형성되어 있는 다수의 상부 제1 수리선,  
상기 신호선 전체와 교차하고 있으며 상기 상측 주변 영역에 형성되어 있는 상부 제2  
수리선,  
대응하는 상기 상부 제1 수리선과 교차하고 있는 상기 신호선과 교차하며 대응하는 상  
기 상부 제1 수리선과 연결되어 있고 상기 표시 영역의 하측 주변 영역에 형성되어 있는 다수  
의 하부 제1 수리선,  
상기 신호선 전체와 교차하고 있으며 상기 하측 주변 영역에 형성되어 있는 하부 제2  
수리선,  
상기 상부 제1 수리선 및 상부 제2 수리선과 교차하고 있는 상부 연결편,  
상기 하부 제1 수리선 및 하부 제2 수리선과 교차하고 있는 하부 연결편  
을 포함하는 액정 표시 장치용 박막 트랜지스터 기판.

**【청구항 2】**

제1항에서,

상기 상부 제1 수리선과 하부 제1 수리선을 연결하고 있는 제1 연결선을 더 포함하는 액정 표시 장치용 박막 트랜지스터 기판.

**【청구항 3】**

제2항에서,

상기 상부의 제1 수리선은 상기 신호선을 구동하는 IC의 2개 이상의 더미 핀을 통하여 인출되어 상기 제1 연결선과 연결되어 있는 것을 특징으로 하는 액정 표시 장치용 박막 트랜지스터 기판,

**【청구항 4】**

제2항에서,

상기 상부와 하부의 제1 수리선을 연결하는 제2 연결선을 더 포함하는 액정 표시 장치용 박막 트랜지스터 기판.

**【청구항 5】**

제1항에서,

상기 상측 주변 영역에 형성되어 있고 상기 상부 연결편과 교차하고 있으며 상기 신호선 전체와 교차하고 있는 상부 제3 수리선 및 상기 하측 주변 영역에 형성되어 있고 상기 하부 연결편과 교차하고 있으며 상기 신호선 전체와 교차하고 있는 하부 제3 수리선을 더 포함하는 액정 표시 장치용 박막 트랜지스터 기판.

**【청구항 6】**

제1항에서,

상기 신호선의 블록은 하나의 상기 IC와 연결되는 신호선들을 단위로 하여 구획되는  
액정 표시 장치용 박막 트랜지스터 기판.

**【청구항 7】**

제6항에서,

상기 상부 및 하부 제1 수리선은 2블록의 상기 신호선과 교차하는 액정 표시 장치용 박  
막 트랜지스터 기판.

**【청구항 8】**

제7항에서,

상기 상부와 하부의 연결편은 상기 신호선의 1블록마다 1개 이상 형성되어 있는 것을  
특징으로 하는 액정 표시 장치용 박막 트랜지스터 기판.

**【청구항 9】**

제1항 또는 제4항에서,

상기 제1 및 제2 연결선은 PCB에 형성되어 있는 것을 특징으로 하는 액정 표시 장치  
용 박막 트랜지스터 기판.

**【청구항 10】**

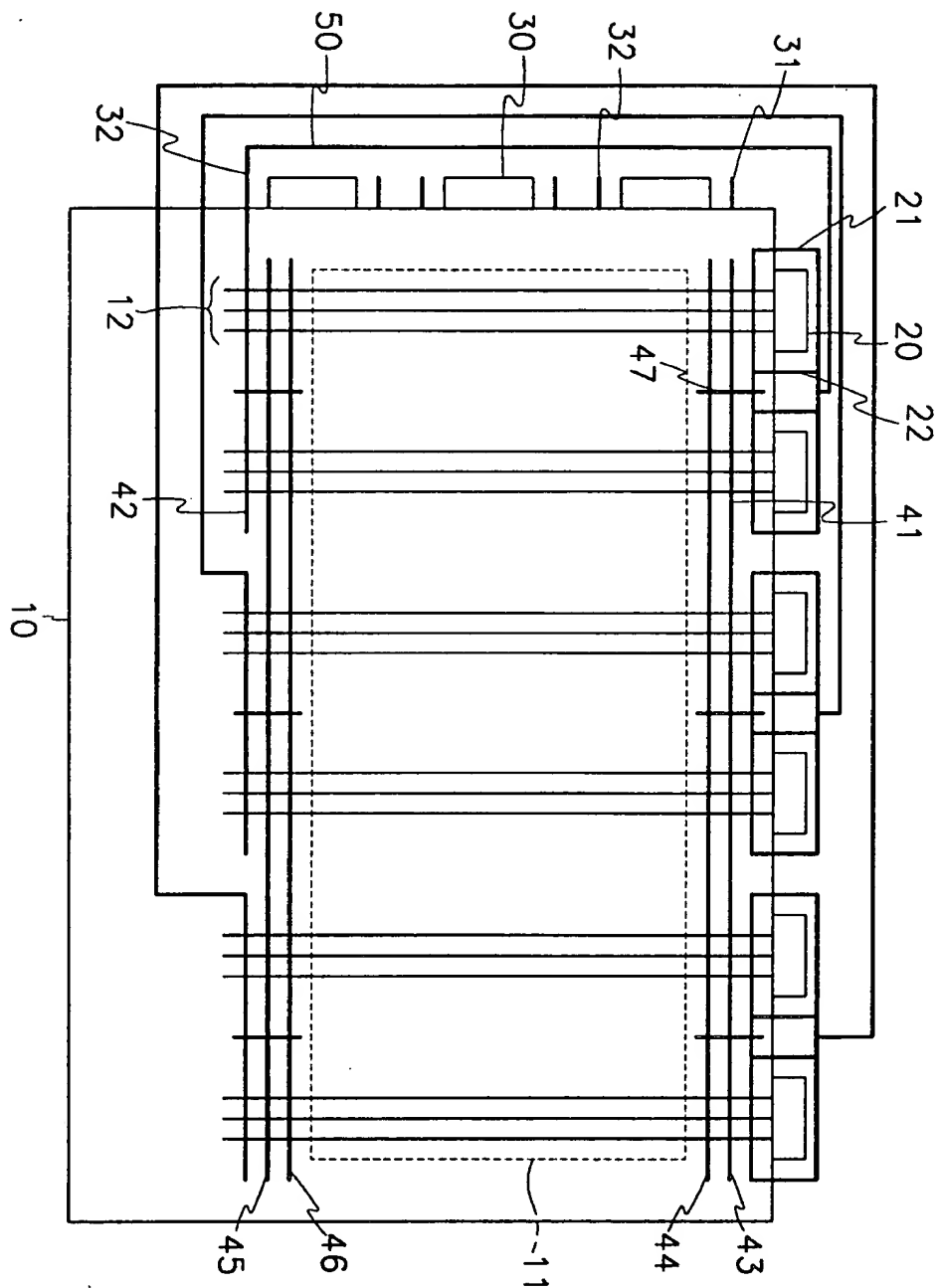
제1항 또는 제4항에서,

상기 제1 및 제2 연결선의 어느 한 지점에 삽입되어 연결되어 있는 신호 증폭 회로를  
더 포함하는 액정 표시 장치용 박막 트랜지스터 기판.



【도면】

【图 1】





【図 3】

